

FIG. 1

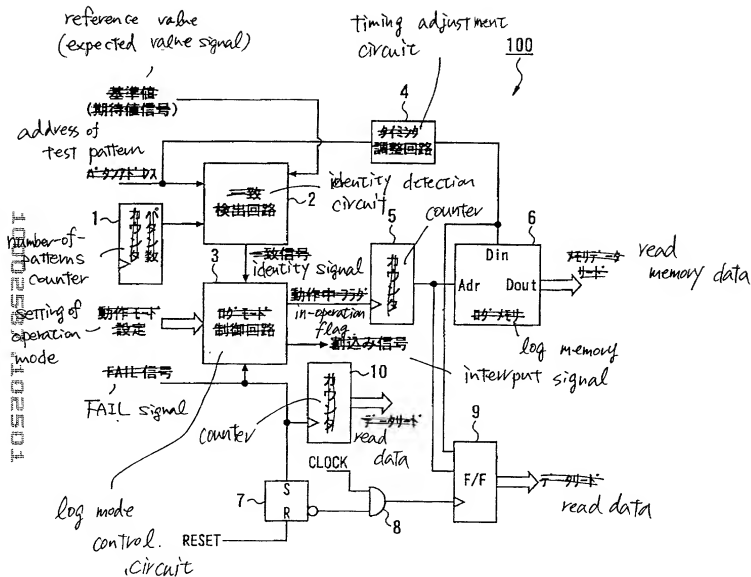
 $\frac{1}{5}$ 

図4

FIG. 4

timing adjustment
circuit 200

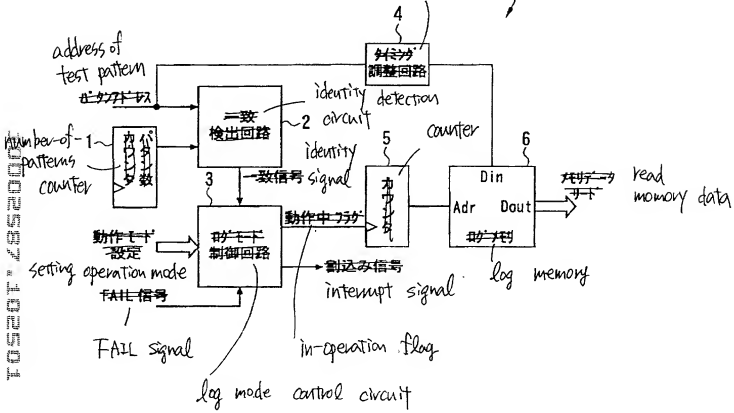


FIG. 5

mode software processing 为处理

mode setting

read memory data

モード設定

address
前回とまったく次の
アドレスから実行する
ように範囲を再指定

read memory data

reset range to execute from address next to previously terminated

100% 100%

test start -- 実験スタート

(b) cycle signal 此灯编号

(c) ~~一致信号~~
identity signal

in-operation flag (d) 動作中フラグ

FAIL signal

TAIL check signal

interrupt signal (g) 寄込み信号

cycle corresponding to memory capacity

メモリ容量分の
一歩分

メモリ容量が一杯になった時
点でメモリが書き換えられる
一歩を換えるまで走行

run till FAIL is detected because
there was no FERR

メモリ容量分の
一歩分

cycle corresponding to memory capacity

利用量の
二割は

→

柱容量が一杯になった時
点でF/Hが無かったため
F/Hを繰出すまで走行

run till F/H is detected because
there was no F/H at the point of time
when memory capacity had been occupied

Proof - 2000/10/30